



UNIVERSITE M'Hamed BOUGARA – BOUMERDES
FACULTE DES SCIENCES
DEPARTEMENT D'INFORMATIQUE

Module : Architecture des Ordinateurs
Filière : Licence Informatique

Responsable : Mokrani Hocine
Semestre : 3

Série 1 : Chapitre Rappel + chapitre Mémoires

Question de cours *

1. Qu'est ce qui caractérise la machine de Von Neumann par rapport aux autres machines ?
2. Quels sont les éléments de base de la machine de Von Neumann?
3. Faites la correspondance entre les unités fonctionnelle d'un ordinateur et celle du système nerveux humain.

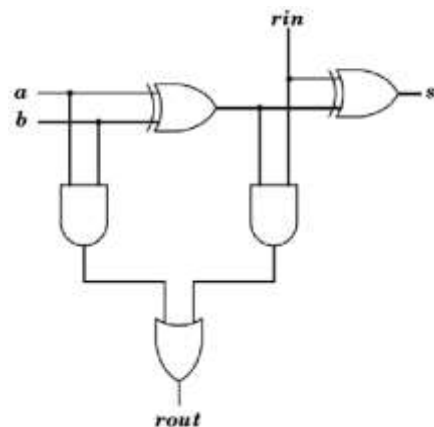
(1) Processeur	(A) Mémoire naturelle
(2) Mémoire	(B) Organe de sensation
(3) Unités Centrales	(C) Cerveaux
(4) Périphériques	(D) La bouche, les oreilles, les yeux.

4. Dans un ordinateur, quelle est la différence entre un registre et une mémoire ?
(Comparez la nature, la taille, la vitesse et le moyen d'accès aux informations)
5. Quel est le rôle de l'UAL ?
6. Quel est le rôle du séquenceur dans une unité de commande?
7. Quels sont les éléments qui constituent une unité de commande et de contrôle dans la CPU ?

Exercice 1 *

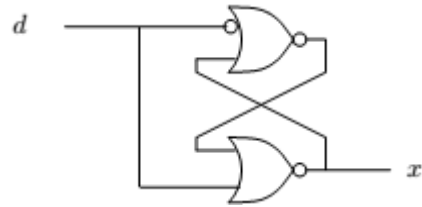
On rappelle qu'un additionneur 1 bit est donné par le circuit à droite :

1. Réalisez un additionneur 4 bits à partir de l'additionneur 1 bit.
2. Dans le cas de l'additionneur 4 bits, étendre le dispositif pour tester la validité du résultat dans le cas d'entiers codés à complément à 2, i.e, tester s'il y a dépassement de capacité.
3. En supposant que le temps de franchissement d'une porte est de t , au bout de combien de temps le résultat de l'opération est disponible pour un additionneur n bits ?



Exercice 2 *

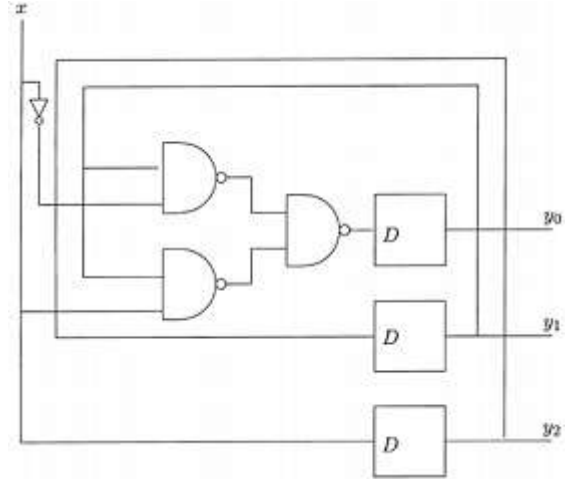
1. Analyser le comportement du circuit à droite, lorsque l'entrée d est à 0 puis lorsqu'elle est à 1.
2. Que se passe-t-il si on remplace les portes non-ou par des portes non-et?



Exercice 3 (D-à-D)

Soit le circuit séquentiel à droite. Ce circuit est réalisé avec trois bistables D (Bascule D avec une horloge-voir la table) ; il a une entrée x et trois sorties y_2 , y_1 et y_0 .

1. Soient y_2 , y_1 et y_0 les valeurs des sorties au cours d'un cycle. Exprimer y'_2 , y'_1 et y'_0 , les valeurs des sorties au cycle suivant en fonction de x , y_2 , y_1 et y_0 .
2. Donner la table d'états correspondant à ce circuit.
3. Expliquer en une phrase ce que fait le circuit.
4. Comment pourrait-on simplifier ce circuit ?



H	D	Q^{t+1}
0	-	Q^t
1	-	Q^t
\bar{x}	0	0
x	1	1

Exercice 4 **

1. Quelles sont les principales différences entre la DRAM et la SRAM ?
2. Où utilise-t-on de la DRAM ? De la SRAM ?
3. Classez les mémoires suivantes par taille et par rapidité :
RAM, registres, disques durs, cache L1, cache L2, cd-rom.
4. On considère une mémoire centrale de 2 Mo où chaque octet est adressable séparément;
 - a. Calculer l'adresse, en octal, du sixième élément d'un tableau dont l'adresse du premier élément est $(76)_8$ et dont tous les éléments sont composés de 16 bits ;
 - b. Calculer, en décimal, le nombre d'octets précédant l'adresse $(76)_8$;
 - c. Calculer la taille de cette mémoire en l'exprimant en mots de 16 bits puis en mots de 32 bits.

Exercice 5 **

Si le registre d'adresse d'une mémoire comporte 32 bits, calculer:

- Le nombre de mots adressables si 1 mot = 1 byte;
- La plus haute adresse possible pour ces mots de 1 byte;
- Le nombre de mots adressables si 1 mot = 32 bits;
- La plus haute adresse possible pour ces mots de 32 bits.

Exercice 6 (D-à-D)

Soit une mémoire centrale de 1 Mmots de 32 bits réalisée avec des puces de stockage. Cette mémoire peut être organisée suivant plusieurs principes. Considérez les trois principes suivants :

- Un bit par puce : un mot est constitué de 32×1 bit provenant chacun d'une puce différente, donc 32 puces sont nécessaires pour réaliser un mot;
- 16 bits par puce : un mot est constituée de 2×16 bits; deux puces sont donc nécessaires pour former un mot de 32 bits;
- 32 bits par puce : un mot est constitué de 1×32 bits.

Calculer :

- Le nombre de bits nécessaires pour adresser toute la mémoire dans chacun des cas;
- Le nombre de puces nécessaires pour construire la mémoire dans chacun des cas ;
- Le nombre de pattes (de chaque puce) utilisées pour l'adressage et pour les données dans chacun des cas.

Exercice 7**

Nous avons à notre disposition 4 puces de mémoire de largeur 8 bits et hauteur $2^{13} = 8192$. Proposer une méthode pour connecter les 4 puces dans le but d'obtenir une mémoire ayant une largeur de 16 bits et une hauteur de $2^{14} = 16384$.