



Architecture des Ordinateurs

Chapitre I

(Les bases)

Mokrani Hocine
dr.mokrani@gmail.com

A propos du cours

- **Durée normale: (14 semaines)**
 - 42 heures de Cours et TD +TP.
 - Déjà en retard !!!
- **En TP :**
 - Exercices sur la gestion de la mémoire.
 - Assembleur MIPS (SPIM) .
- **Evaluation:**
 - Contrôles continus + Travaux Pratiques.
- **Coefficient:**
 - UEF :7
 - Module :2
- **Crédits:**
 - UEF: 14
 - Module: 4

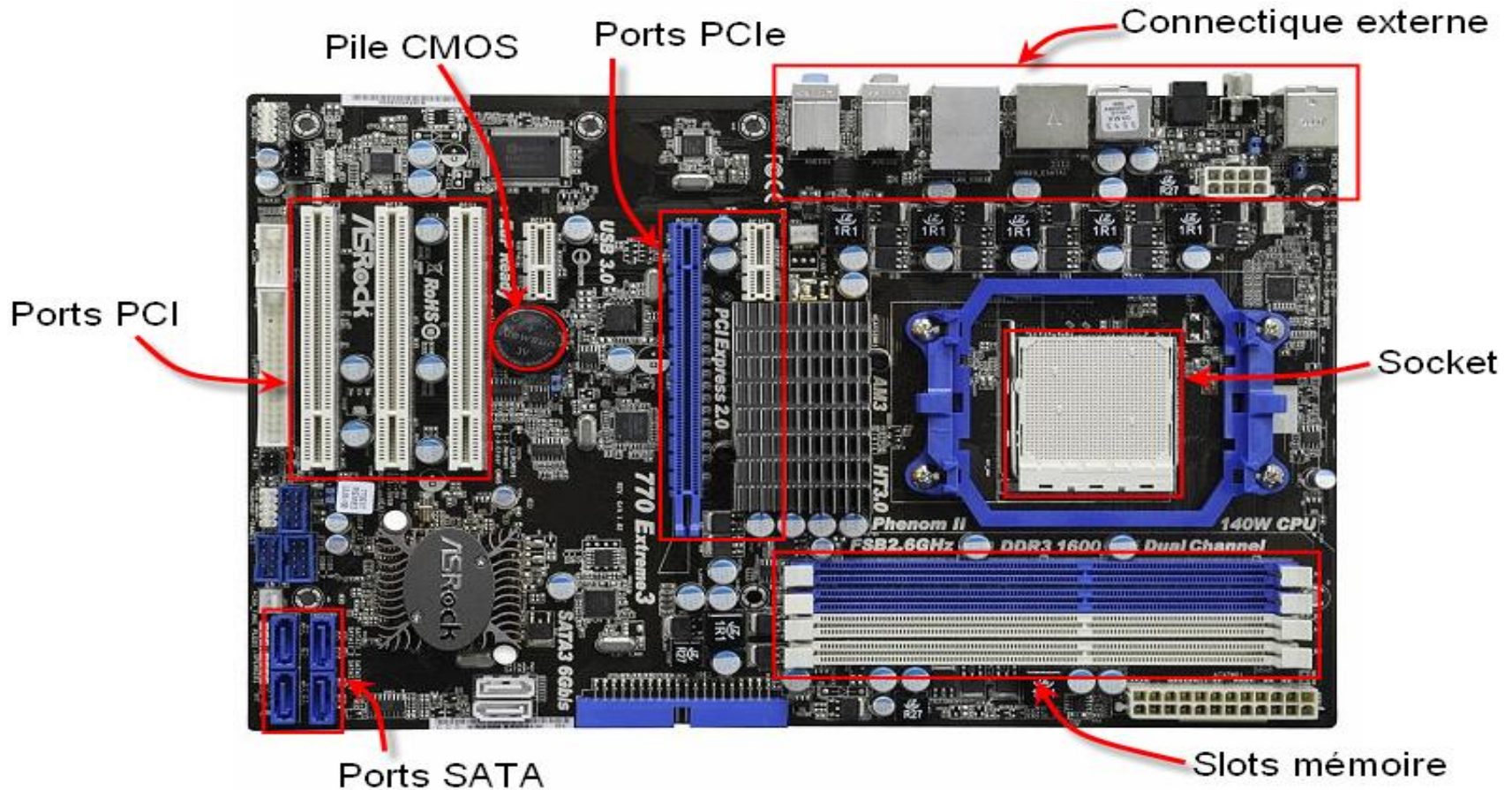
Plan du cours

- **Chapitre 1:** Les bases.
- **Chapitre 2:** Architecture externe d'un CPU.
- **Chapitre 3:** La programmation structuré et les appels de procédures.
- **Chapitre 4:** Théorie des machines synchrones.
- **Chapitre 5:** Architecture interne d'un CPU.

Bibliographie

- [681-451-4éd] M. Koudil, S.L. Khelifati. *STRUCTURE DES ORDINATEURS*. Office des Publications Universitaires.
- [681-780] Paolo Zanella, Yves Ligier. *ARCHITECTURE ET TECHNOLOGIE DES ORDINATEURS*. Dunod.

Objectifs du cours



- Acquérir une connaissance à « bas niveau » de la programmation.

Chapitre I (Les bases)

❑ Structure Machine

❑ Machine de Von Neumann

Structure Machine

Strucutre Machine les bases de l'architecture des Ordinateurs

- Codage des nombres naturels.
- Codage des nombres réels.
- Codage des caractères.
- Logique combinatoire .
- Circuits combinatoires.
- Circuits séquentiels.
 - Bascules.
 - Synthèse d'un circuit séquentiel.



1ère année licence

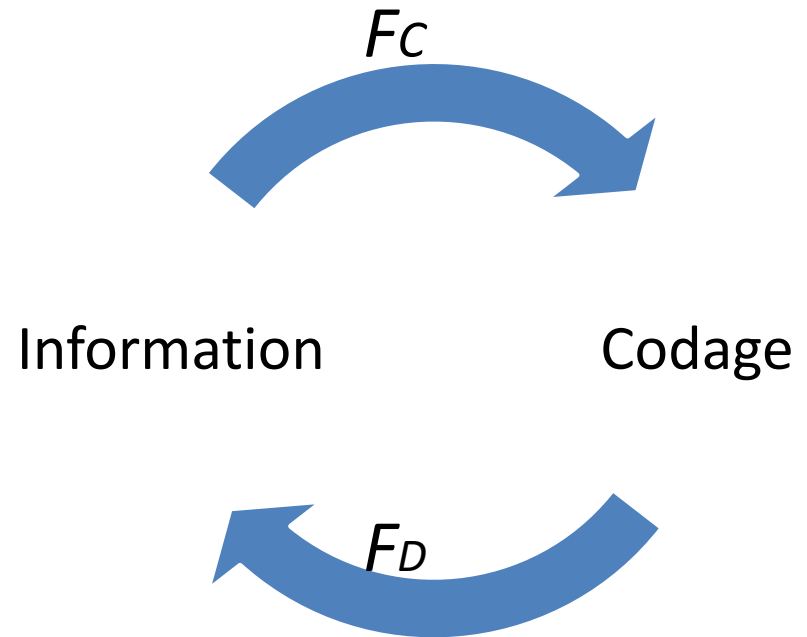
Codage de l'information (Principe)

Les points importants sont:

- Le passage de l'information à son codage.
- Le passage du codage à l'information.
- En général:

$$F_D = F_C^{-1}$$

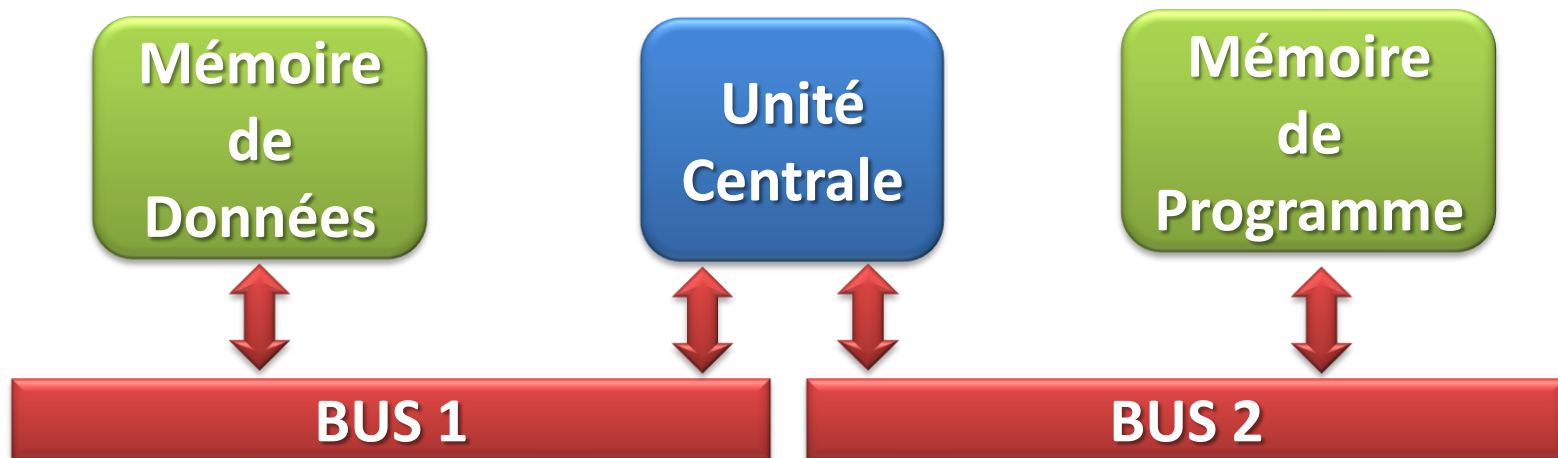
Mais pas toujours ...



Architecture de base

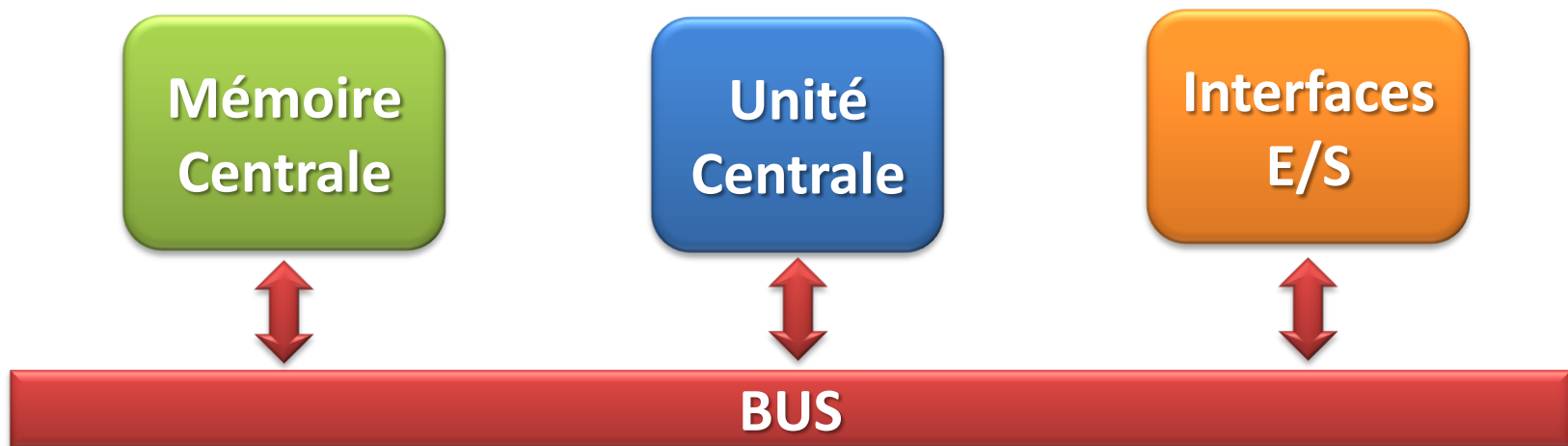
Modèle Harvard

- Pour traiter une information, une unité de traitement seule ne suffit pas.
- L'**architecture de type Harvard** est une conception des processeur qui sépare physiquement la mémoire de données et la mémoire du programme. L'accès à chacune des deux mémoires s'effectue via deux bus distincts.



Modèle de Von Neumann

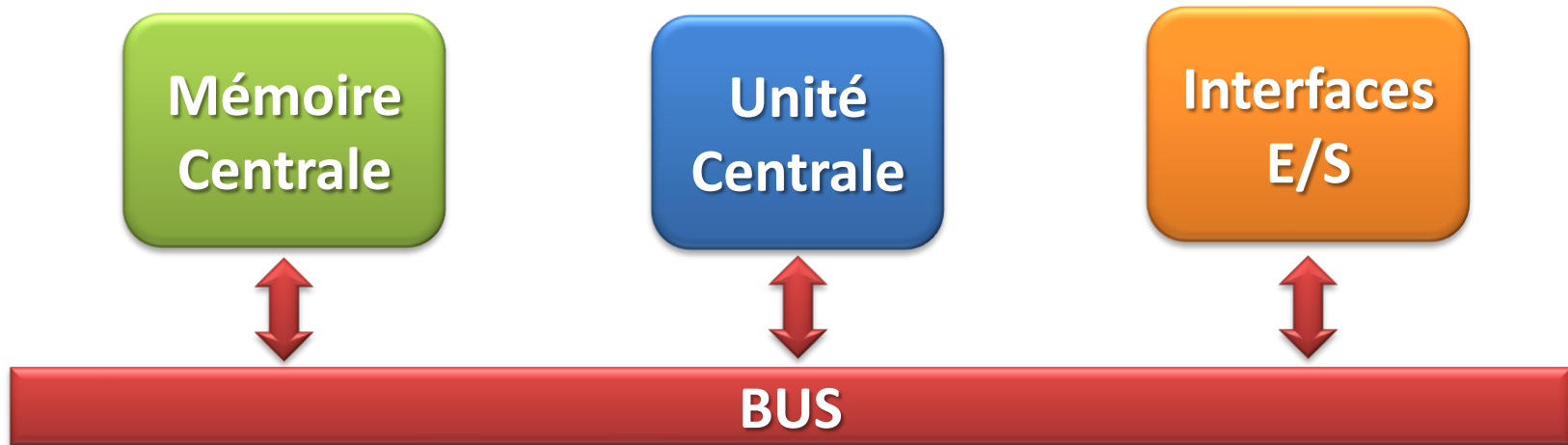
- Pour traiter une information, une unité de traitement seule ne suffit pas.
- L'architecture de type **Von Neumann** s'oppose à celle de Harvard car elle utilise une unique structure pour stocker à la fois le programme et les données.



Modèle de Harvard Vs Modèle de Von Neumann

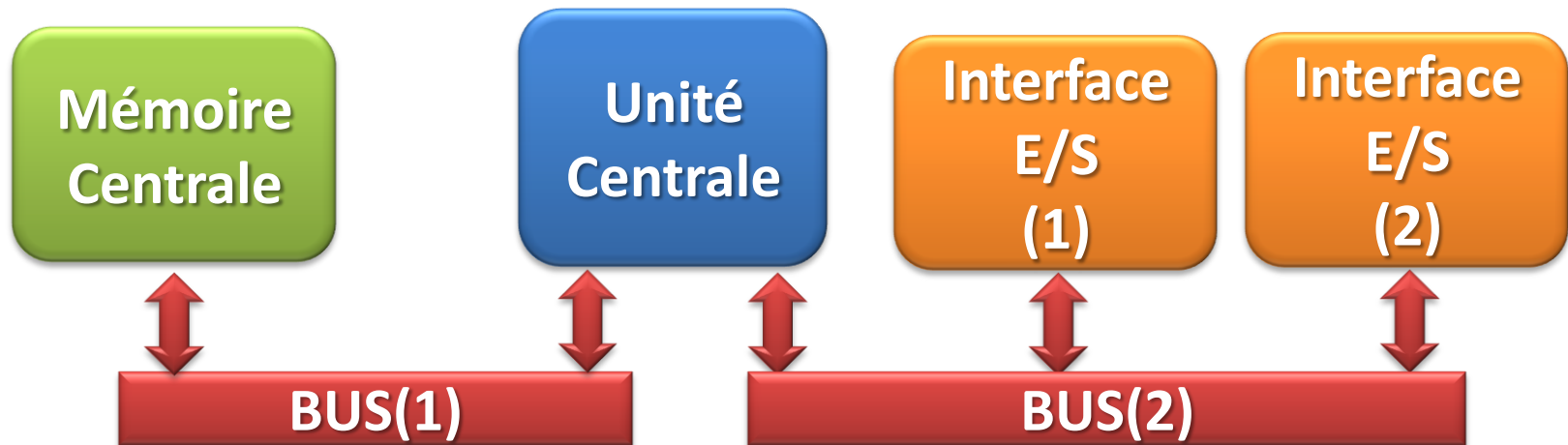
- Gestions des données et instructions différemment.
- Par rapport a la même technologie:
 - Exécution plus rapide pour le modèle de Harvard, vu l'accès simultané aux données et aux instructions causé par l'existence de deux bus.
 - Architecture moins complexe pour le modèle de Von Neumann (la gestion d'un seul bus).

Modèle de Von Neumann

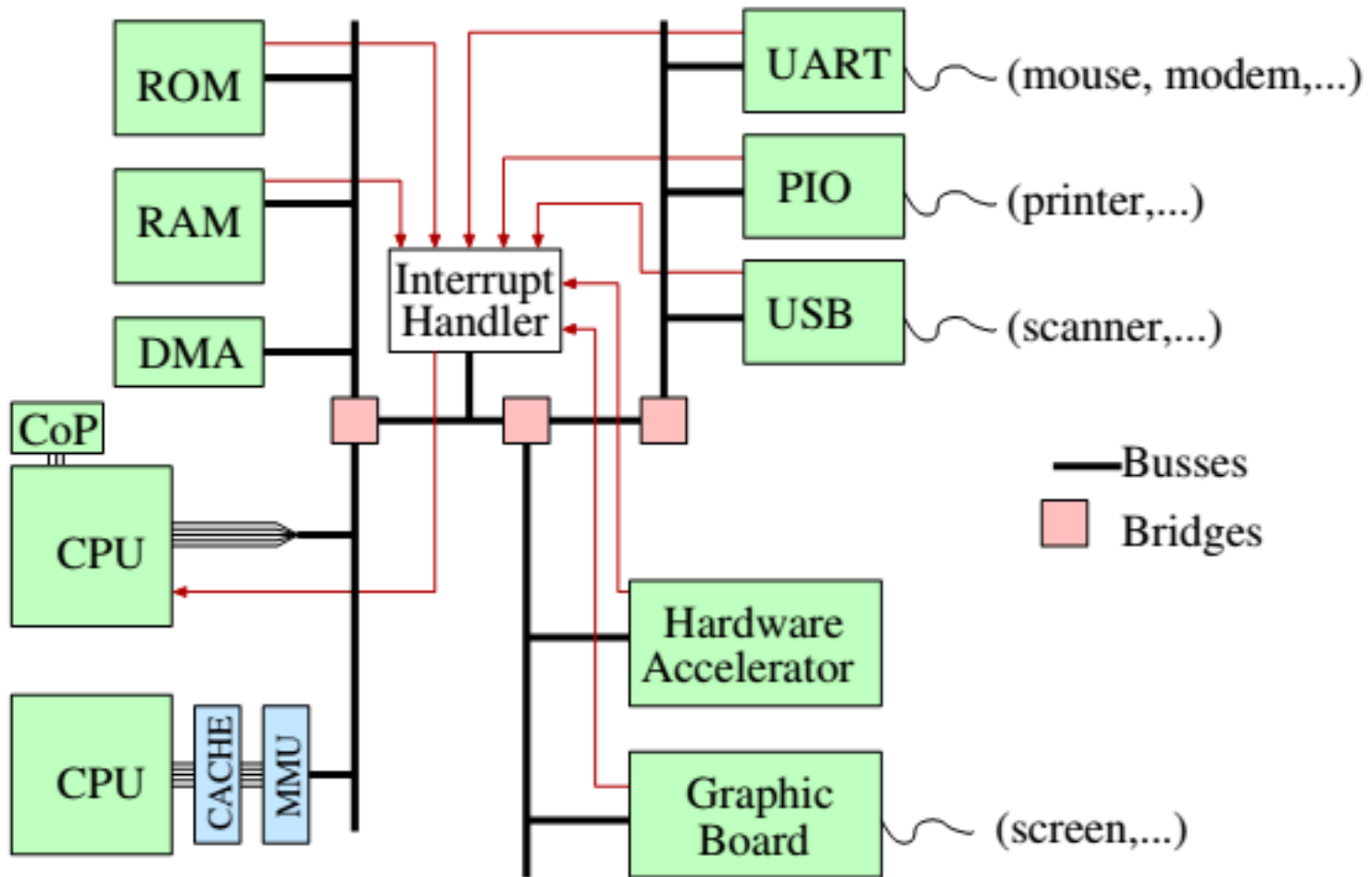


- Modèle universel (Modèle de Von Neumann)
 - Une unité centrale: constitué de deux unités de commande et de traitement.
 - Une mémoire Centrale: une mémoire (RAM) qui permet le stockage des données (Les variables , les tableaux, les structures ...) et les instructions (Les programmes).
 - Des interfaces d'entrées/ sortie: des composants qui permettent de communiquer avec les périphériques d'entrées sorties comme les claviers et l'écran.

Variantes de modèle de base



Exemple d'architecture réelle



Unité Centrale

- **Composé par le microprocesseur.**
- **Fonctionnement:**
 - Interpréter et exécuter les instructions.
 - Lire et sauvegarde les résultats en mémoire.
 - Communiquer avec les unités d'échange.
- **Caractéristique:**
 - Sa fréquence d'horloge : MHz et GHz.
 - Le nombre d'instructions exécutées par seconde.
 - La taille des données capable de traiter (en bit).

Mémoire Centrale

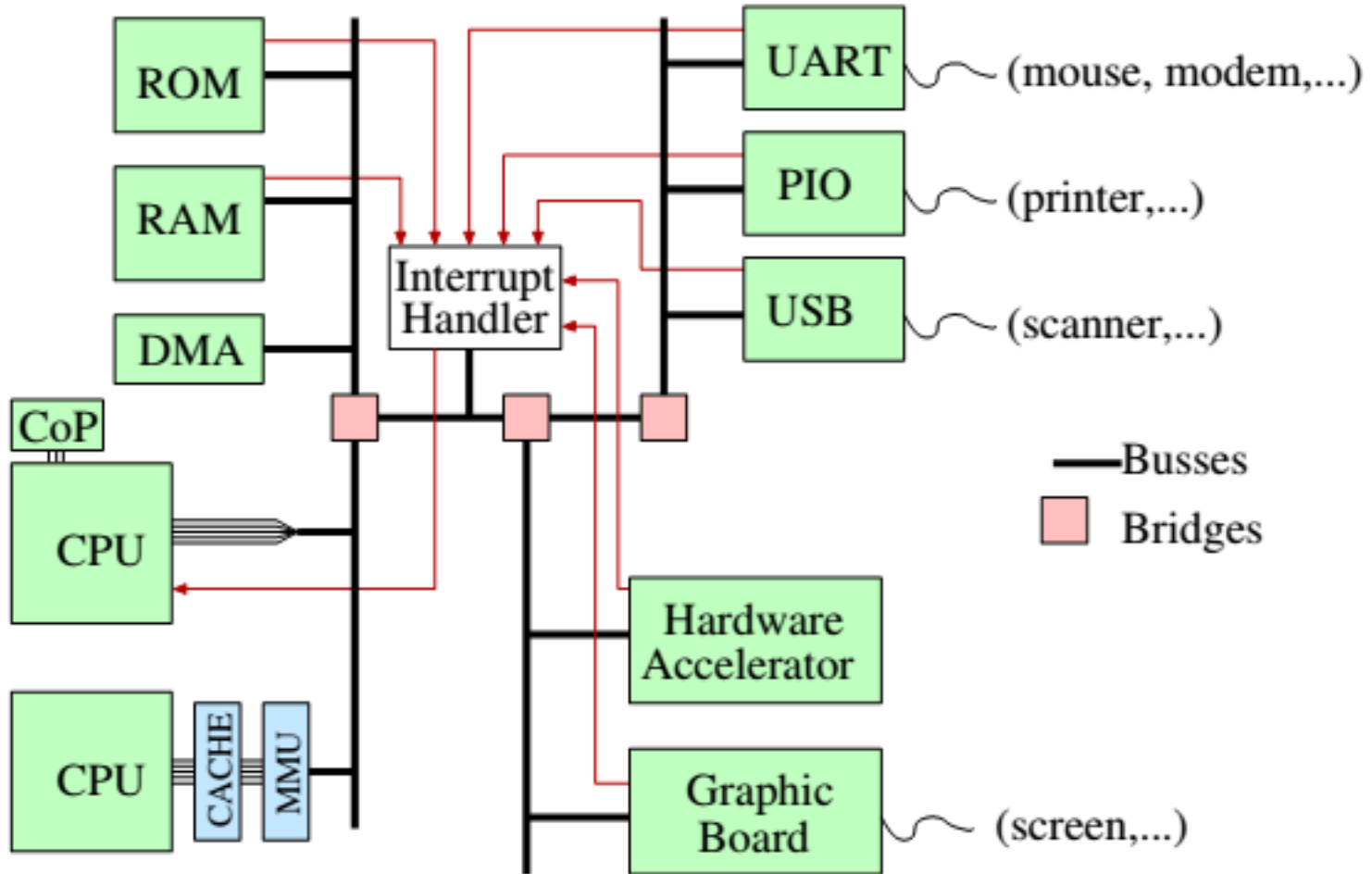
Elle contient les instructions du ou des programmes en cours d'exécution et les données associées à ce programme.

- **ROM** (Read Only Memory) C'est une mémoire à lecture seule.
- **RAM** (Random Access Memory) ces données sont perdues à la mise hors tension.

Interfaces d'entrées/sorties

- Elles permettent d'assurer la communication entre le microprocesseur et les périphériques. Tels que: clavier, moniteur et capteurs.
- Les interfaces communiquent avec les composants extérieur en utilisant différent protocoles.
 - **Série** : consiste à transmettre des informations bit après bit.
 - **Parallèle** : Consiste à transmettre les bits d'une donnée en parallèle.

Interfaces d'entrées/sorties



Décodage d'adresses

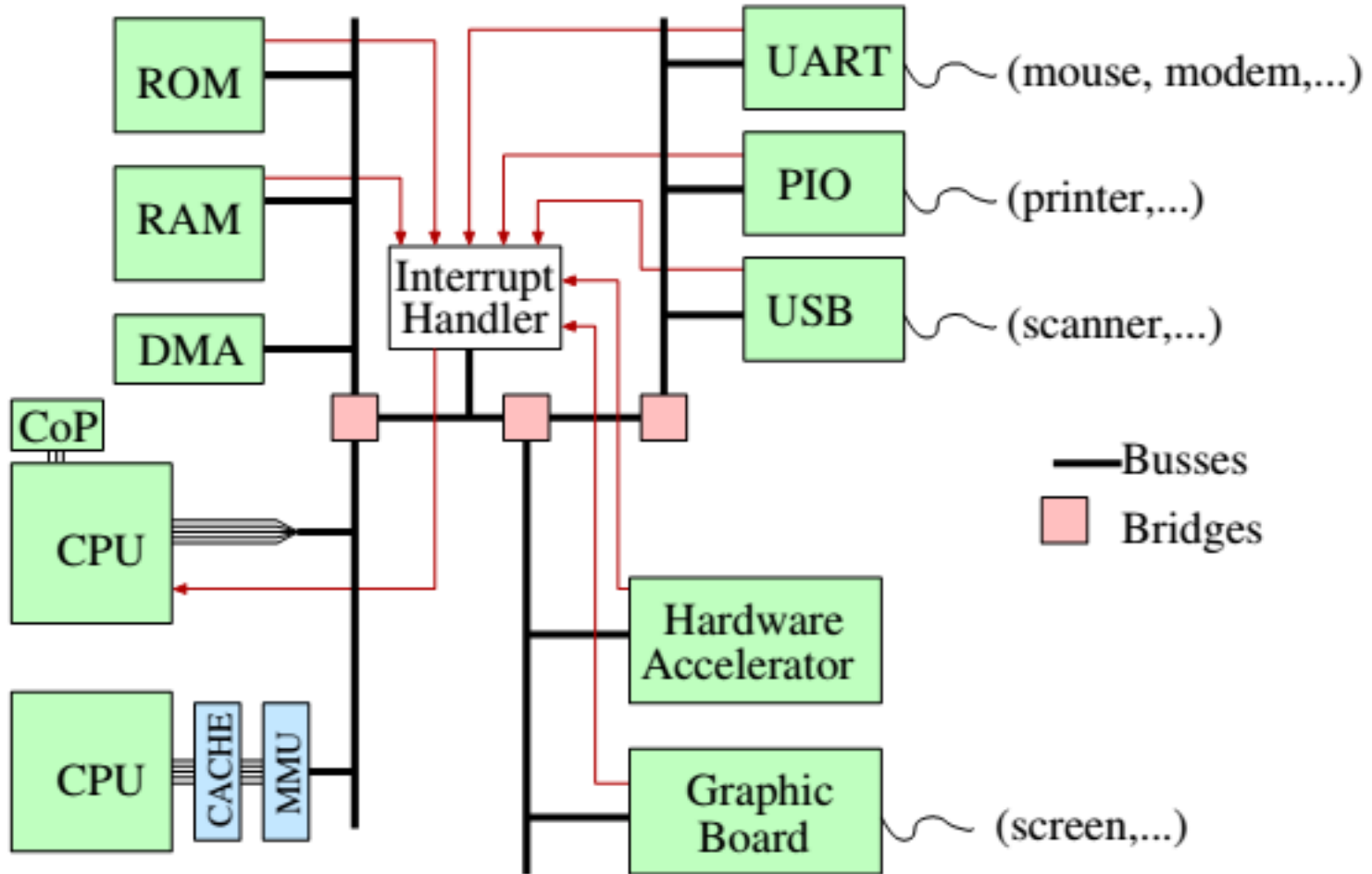
La multiplication des périphériques autour du microprocesseur.

→ On attribue à chaque périphérique une zone d'adresse.

→ Afin d'éviter des conflits, un seul composant doit être sélectionné à la fois.

→ La présence d'un décodeur d'adresse chargé d'aiguiller les données présentes sur le bus de données.

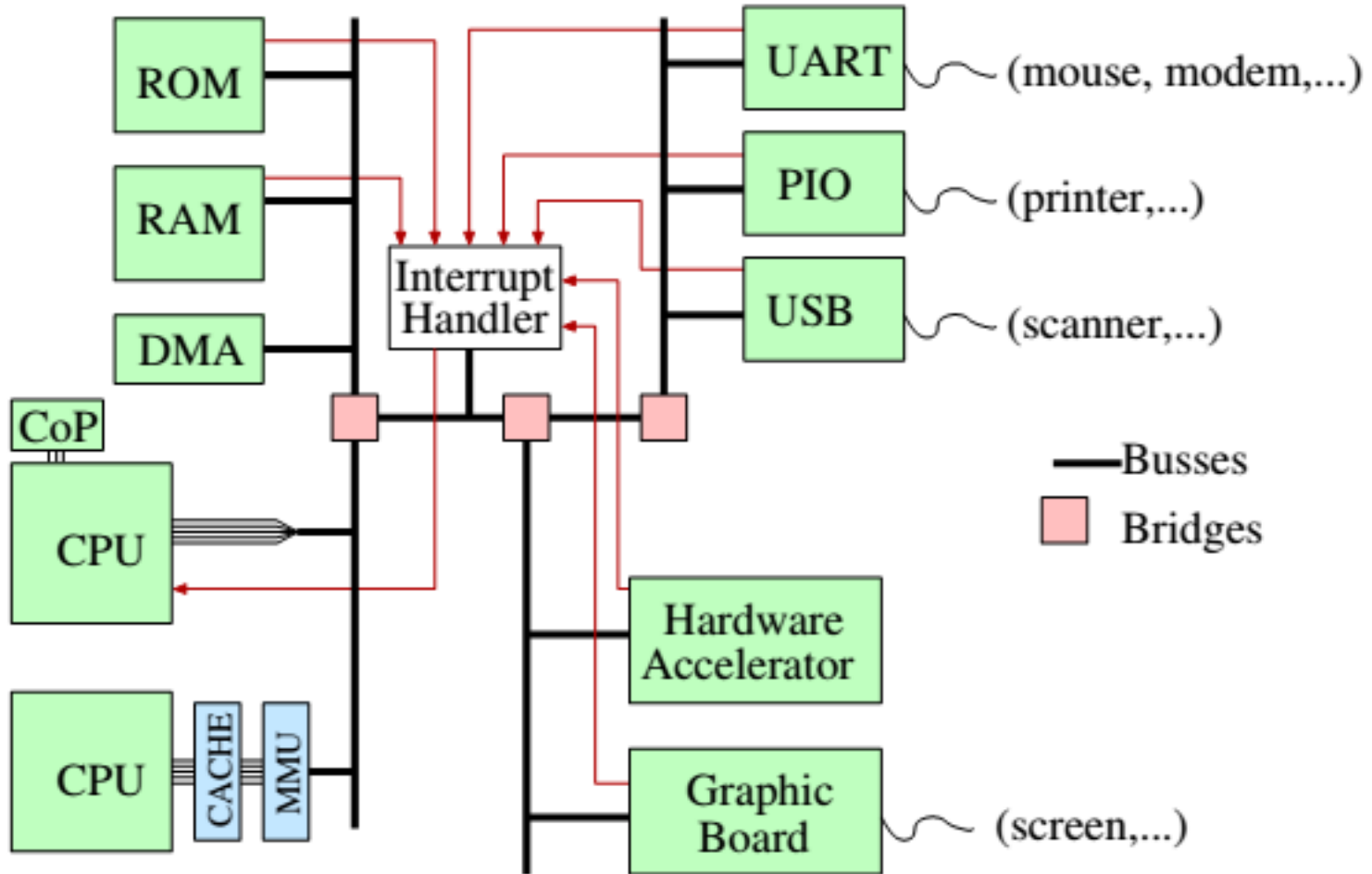
Décodage d'adresses



Bus de communication

- Un ensemble de composants et de fils qui assure la transmission du même type d'information.
- Trois types:
 - ❖ **Bus de données:** bidirectionnel qui assure le transfert des données entre le microprocesseur et son environnement.
 - ❖ **Bus d'adressage:** unidirectionnel qui permet la sélection des données à traiter dans un espace mémoire.
 - ❖ **Bus de commande:** constitué par quelques conducteurs qui assurent la synchronisation des flux d'informations sur les bus des données et des adresses.
 - ❖ **Autres composants:**
 - ❖ Arbitre: Choix de Composant maitre du bus à un instant donné.
 - ❖ Pont: Liaison entre deux bus. (Adaptation des protocoles).
 - ❖ Gestionnaire interruption: pour réagir en temps réel à un événement.

Bus de communication



Ce qui reste à savoir?

Presque tous, Les détails sur:

- Les composants d'un ordinateur.
- La communication entre ces composants.
- La coexistence de plusieurs programmes et fonctions dans le même espace mémoire.

Avez-vous vu l'intérêt de ce module ?