

# Chapitre 1 : Le transistor à effet de champ (JFET/MOSFET)

## 1. Introduction

Un transistor à effet de champ à jonction, se nomme TEC en français et JFET en anglais (Junction Field Effect Transistor). Le transistor à effet de champ est un dispositif « unipolaire », la conduction se fait par la circulation de porteurs majoritaires qui dépend seulement de la conduction d'électrons (canal n) ou de trous (canal p). Ils possèdent trois électrodes : la source (S), le drain (D) et une électrode de commande appelée grille(G).

Deux structures : JFET ou MOS

- Les transistors à effet de champ à jonction : **J – FET**
- Les transistors à effet de champ à grille isolée (couche d'oxyde de silicium): **MOS** (Metal Oxyde Silicium)- FET

## 2. Partie I : Transistor J-FET

Sur un substrat de type P (Grille) fortement dopé ( $P^+$ ) sont déposées : Une zone N faiblement dopée qui constitue le canal, deux zones N fortement dopées ( $N^+$ ) qui constituent des bornes d'entrée (Source) et de sortie du canal (Drain). Si on inverse le dopage on obtient un transistor à effet de champ à canal P.

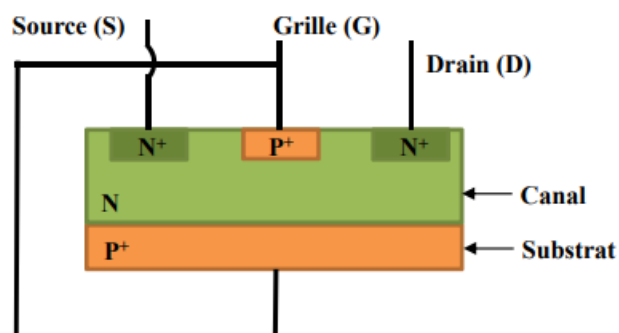


Figure 1 : Structure de base du transistor JFET à canal N

Le transistor est composé :

- une électrode qui injecte les porteurs dans la structure : la source (Source).
- une électrode qui recueille les porteurs : le drain (Drain).

- une électrode où est appliquée la tension de commande : la grille (Gate).

## 2.1. Symbole

La figure suivante illustre la structure de base d'un transistor JFET.

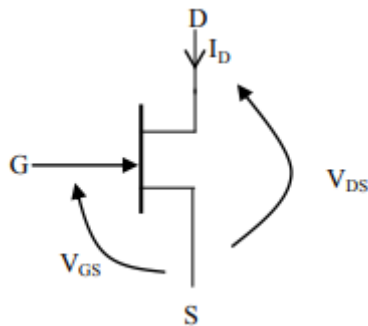
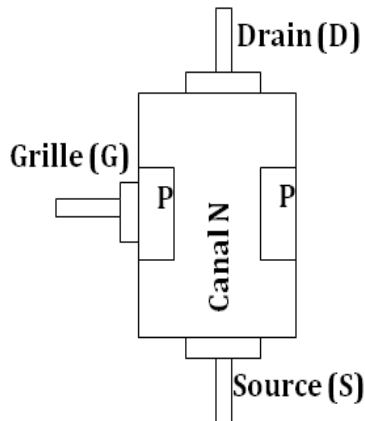


Figure 2 : FET à canal N

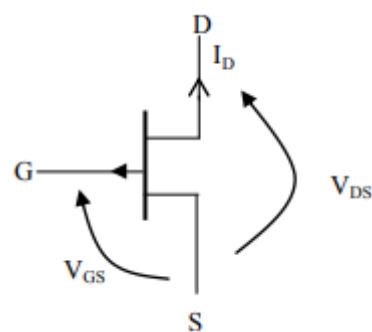
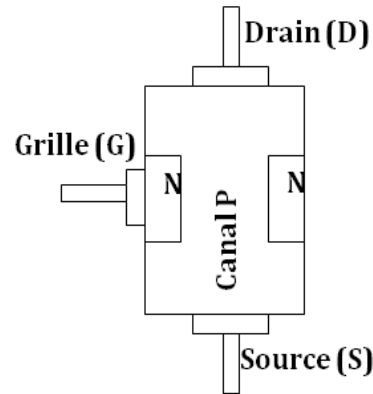


Figure 3 : FET à canal P

Si on mis un FET sous une tension  $V_{GS}$ , on vient agrandir ou rétrécir le canal permettant la circulation des électrons entre le drain et la source. On parle de canal N lorsque le dopage de ce canal est de type N, et de canal P dans le cas inverse. Selon le type de canal, le signe de  $V_{GS}$  permet de modifier sa taille.

## 2.2. Tensions et courants

Le transistor JFET possédant trois bornes, il faut définir trois courants et trois tensions :

Pour un JFET à canal N en fonctionnement normal :

- la tension  $V_{DS}$  est positive
- la tension  $V_{GS}$  est **négative** ou faiblement positive ( $< 0,6 \text{ V}$ )
  - le courant de grille est quasiment nul  $I_G = 0$
  - le courant entre dans le transistor par le drain ( $I_D$ )
  - le courant sort du transistor par la source ( $I_S$ )
  - Loi des nœuds :  $I_S = I_D$

### 2.3. Fonctionnement

La commande de ce type de transistor à effet de champ se fait par l'application d'une tension Grille Source VGS:

- VGS négative dans le cas d'un type N, et le drain soit polarisé positivement par rapport à la source
- -VGS positive dans le cas d'un type P.
- L'espace drain-source reçoit une tension de polarisation (tension VDS)

Le JFET conduit si  $V_{GS} \geq V_P$ ,  $V_P$  est la tension de pincement (canal fermé,  $I_D=0$ ), c'est une tension inverse négative.

## 3. Les caractéristiques du JFET à canal N

### 3.1. Caractéristique de sortie $I_D=f(V_{DS})$ à VGS constant

Lorsqu'on fixe par exemple  $V_{GS}=0$ , le canal N se comporte comme une résistance  $R_D$  et on constate que le courant drain  $I_D$  augmente avec la tension drain source VDS de façon pratiquement linéaire jusqu'à une valeur égale à  $V_P$  (tension de pincement).

A partir de cette tension (tension de pincement) le courant  $I_D$  ne varie plus et garde une valeur pratiquement constante égale à  $I_{DSS}$  (courant max pour un JFET). Dans ce cas on dit que la plage de saturation est atteinte.

**Remarque :** Il faut remarquer que la tension VDS ne peut augmenter indéfiniment sans risque de détruire le transistor. On limite donc VDS à une tension maximale qu'on note  $V_{DS\max}$ .

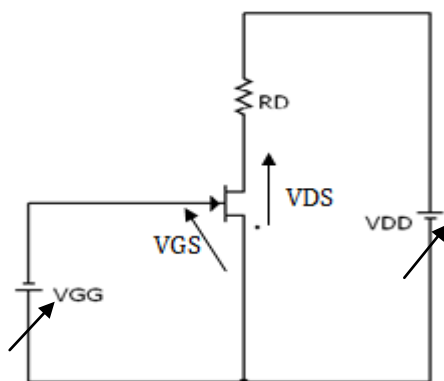


Figure 4

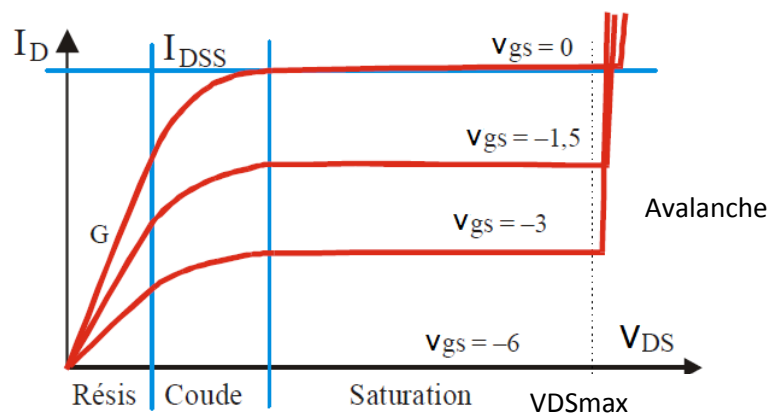
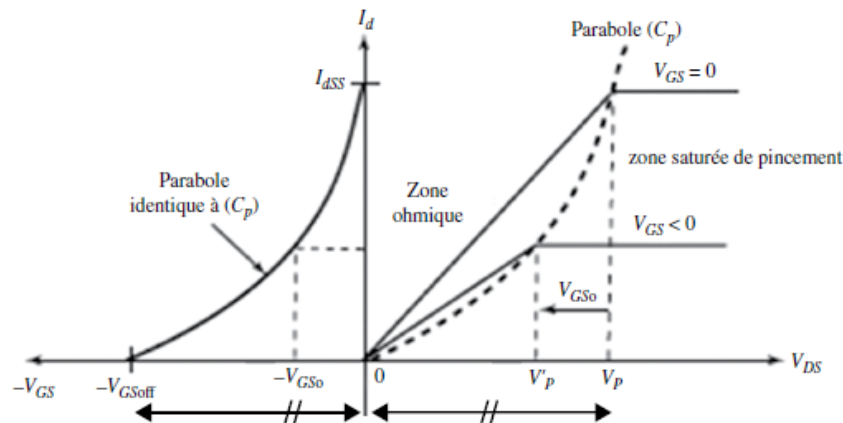


Figure 5 : Caractéristique de sortie

La Figure ci-dessus définit les quatre zones de travail d'un JFET :

1. La **zone ohmique** (Ohmic region): Lorsque  $V_{DS}$  est très petite, le JFET fonctionne comme une résistance contrôlée.
2. La **zone de blocage** (Cutoff region): Lorsque la tension  $V_{GS}$  est suffisamment négative, le canal est fermé et le courant  $I_D=0$ . Le JFET est alors similaire à un circuit ouvert.
3. La **zone active ou de saturation** (Active or saturation region):
  - C'est dans cette zone que l'on utilisera le TEC.
  - Le JFET agit comme une source de courant contrôlée par la tension de grille.
4. La **zone de claquage** (breakdown region): La tension  $V_{DS}$  entre le drain et la source est suffisamment haute pour créer un claquage du canal résistif. Le courant  $I_D$  augmente alors de manière incontrôlée. Elle se situerait sur la partie droite.



- La région active du JFET se situe entre les tensions  $V_P$  et  $V_{DSmax}$ .
- $V_P$  : tension de pincement (canal fermé  $I_D=0$  pour  $V_{GS}=V_P$ ).  $V_P$  est la valeur de  $V_{DS}$  pour laquelle le courant du drain devient constant est toujours mesuré lorsque  $V_{GS}=0$
- $V_{GSoff}$  et  $V_P$  sont toujours égales mais de signe contraires
- $I_{DSS}$  représente le courant entre le drain et la source lorsque la grille est reliée à la source (grille court-circuitée) ; c'est le courant maximal que le JFET peut produire.

### 3.2. Caractéristique de transfert $I_D=f(V_{GS})$ à $V_{DS}$ constant

L'évolution du courant drain  $I_D$  en fonction de  $V_{GS}$  avec  $V_{DS} = \text{Cste}$  est représentée par la figure suivante.

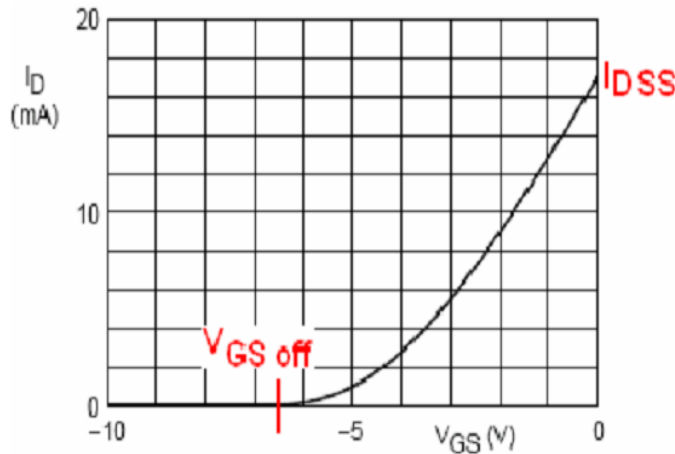


Figure 6 : Caractéristique de transfert  $ID = f(VGS)$

L'équation de définition de cette courbe est donnée par :

$$ID = IDSS \left[ 1 - \frac{VGS}{VGS_{off}} \right]^2$$

$IDSS$  : courant drain source pour  $VGS=0$ .

$$VGS_{off} = -Vp$$

A partir de la courbe  $ID = f(VGS)$ , on définit ce que l'on appelle la pente ou la transconductance  $gm$  (AC) d'un transistor à effet de champ.

$$gm = \frac{\Delta ID}{\Delta VGS} = \frac{dID}{dVGS}$$

$$gm = gm0 \left( 1 - \frac{VGS}{VGS_{off}} \right)$$

$gm0$  : transconductance à  $VGS=0$

## 4. Etude statique d'un transistor JFET

### 4.1. Droite de charge statique et point de repos

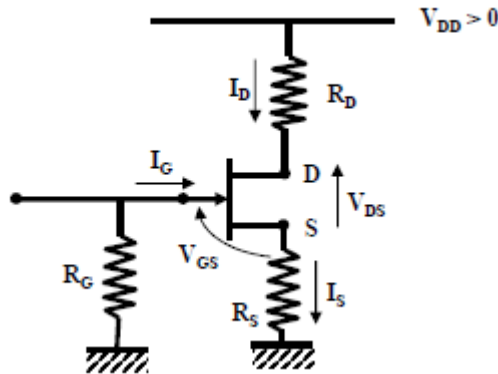
- ✓ La droite de charge statique s'exprime par :  $ID=f(VDS)$ .
- ✓ Le point de fonctionnement (repos) est fixé par une ordonné  $IDQ$ , et une abscisse  $VDSQ$ .

Défini par le point d'intersection entre la droite de charge statique et la caractéristique.

### 4.2. Circuits de polarisation d'un transistor JFET

De la même façon que pour le transistor bipolaire il nous faut choisir un point de fonctionnement avant de définir les paramètres petits signaux car ceux-ci seront fonction de ce point de fonctionnement. Pour cela, il faut polariser le transistor. Deux méthodes sont possibles :

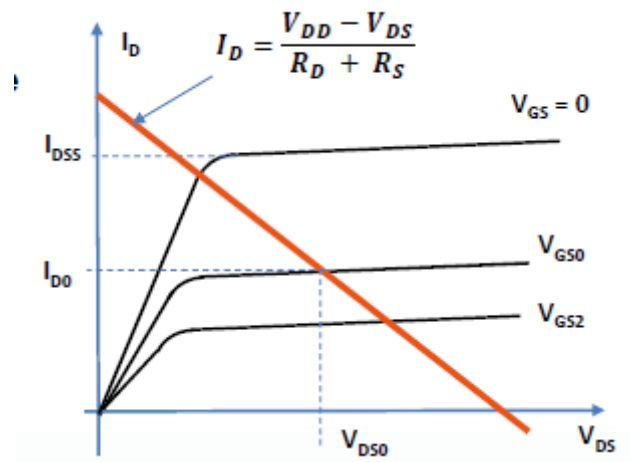
#### 4.1.1. Polarisation automatique



Equation de la droite de charge :

$$V_{DD} - V_{DS} = R_D I_D - R_S I_D$$

$$I_S = I_D \Rightarrow I_D = \frac{V_{DD} - V_{DS}}{R_D + R_S}$$



#### 4.1.1. Polarisation par deux générateurs indépendants

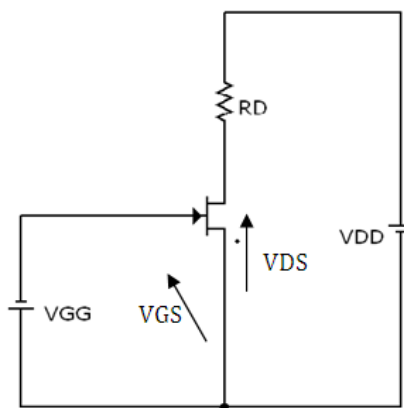


Figure 7 : Polarisation d'un JFET par deux générateurs indépendants

La droite de charge peut s'écrire comme suit :

$$I_D = \frac{V_{DD} - V_{DS}}{R_D}$$

### 4.3. Polarisation avec une seule source de tension

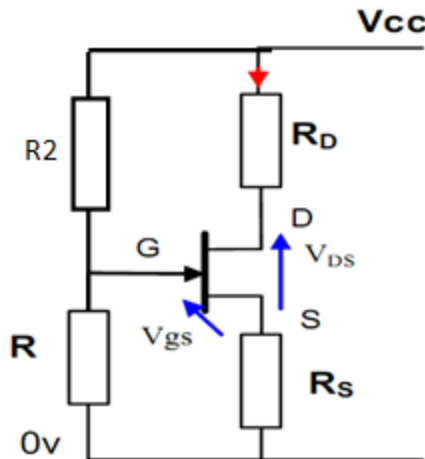


Figure 8 : Polarisation d'un JFET

La droite de charge peut s'écrire comme suit :  $ID = (E - VDS)/(RD + RS)$

## 5. Etude dynamique d'un transistor à effet de champ

Cette étude consiste à analyser le fonctionnement d'un transistor polarisé en zone de saturation lorsqu'on applique de petites variations à l'une des grandeurs électriques. Les FETs peuvent être utilisés pour amplifier aussi bien les signaux basse fréquence que haute fréquence.

### 5.1. Schéma équivalent d'un JFET petit signal en basse fréquence

Le schéma équivalent du JFET en régime de petits signaux et en basse fréquence est donné sur la figure suivante.

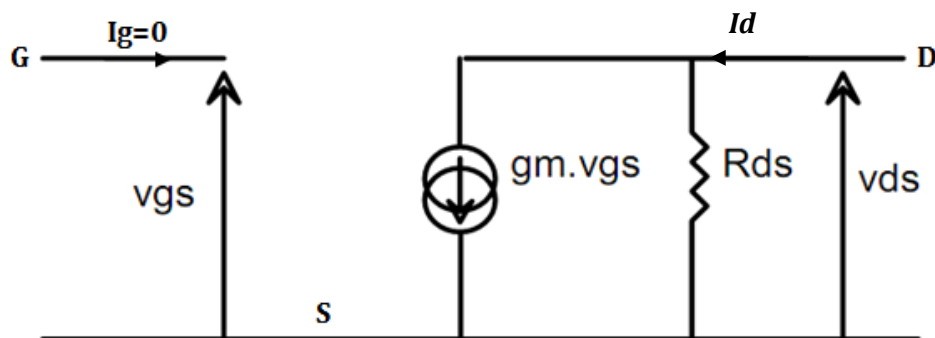


Figure 9 : Schéma équivalent basses fréquences d'un JFET

$R_{ds}$  : résistance de sortie du transistor.  $R_{ds} = \frac{\Delta V_{DS}}{\Delta I_D} = \left(\frac{V_{DS}}{I_D}\right)_{V_{GS}=Cste}$

$g_m$  : la transconductance du transistor, est la pente de la caractéristique de transfert  $I_D$  (VGS).

L'exploitation du schéma équivalent du transistor permettra de calculer les grandeurs suivantes :

- L'amplification en tension  $A_v = \frac{v_2}{v_1}$
- Impédance d'entrée  $Z_e = \frac{v_1}{i_1}$
- Impédance de sortie  $Z_s = \frac{v_2}{i_2}$

Remarque :

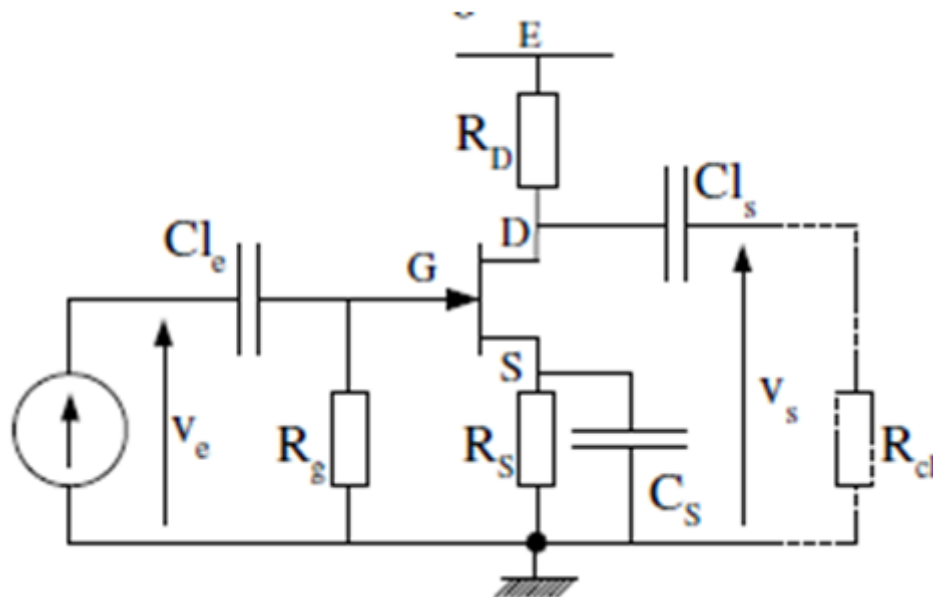
Dans le régime dynamique :

- ✓ Les condensateurs  $C$  sont remplacés par des courts circuits à la fréquence du signal.
- ✓ La source CC est remplacée par la mise à la terre.

## 5.2. Amplificateurs à FET à faible signaux

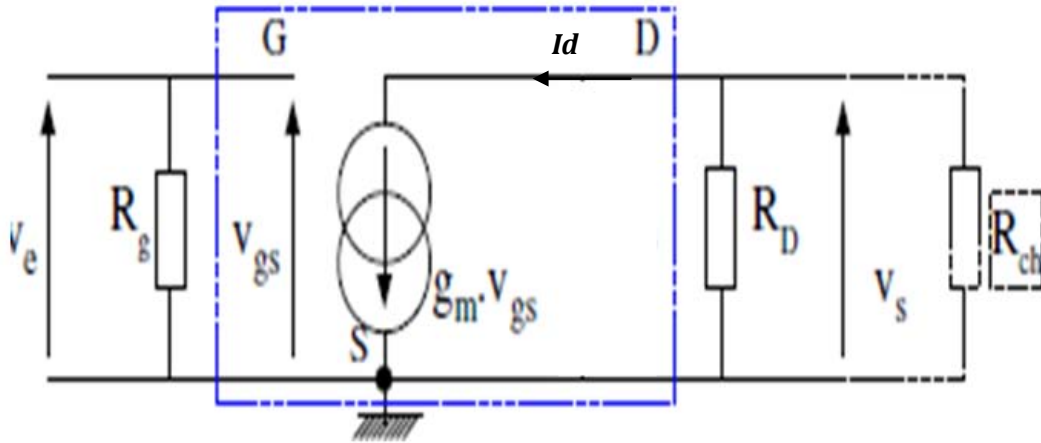
Comme pour le transistor bipolaire, il existe trois montages types pour le TEC. L'étude des performances de ces montages se fait par l'évaluation du gain en tension, et des impédances d'entrée et de sortie.

### 5.2.1. Amplificateur FET à source commune



1) Schéma équivalent en dynamique





1) Amplification en tension  $A_v = ?$

$$I_d = g_m V_{gs} \quad (1)$$

$$V_e = V_{gs} \quad (2)$$

$$V_s = -r_d \cdot I_d \quad (3)$$

$$\text{L'équation (1) dans l'équation (3)} \Rightarrow V_s = -r_d \cdot g_m \cdot V_{gs} \quad (4)$$

Le rapport des équations  $\frac{4}{1}$  on obtient  $A_v = -r_d \cdot g_m$

2) La résistance d'entrée  $R_e = \frac{V_e}{i_e}$

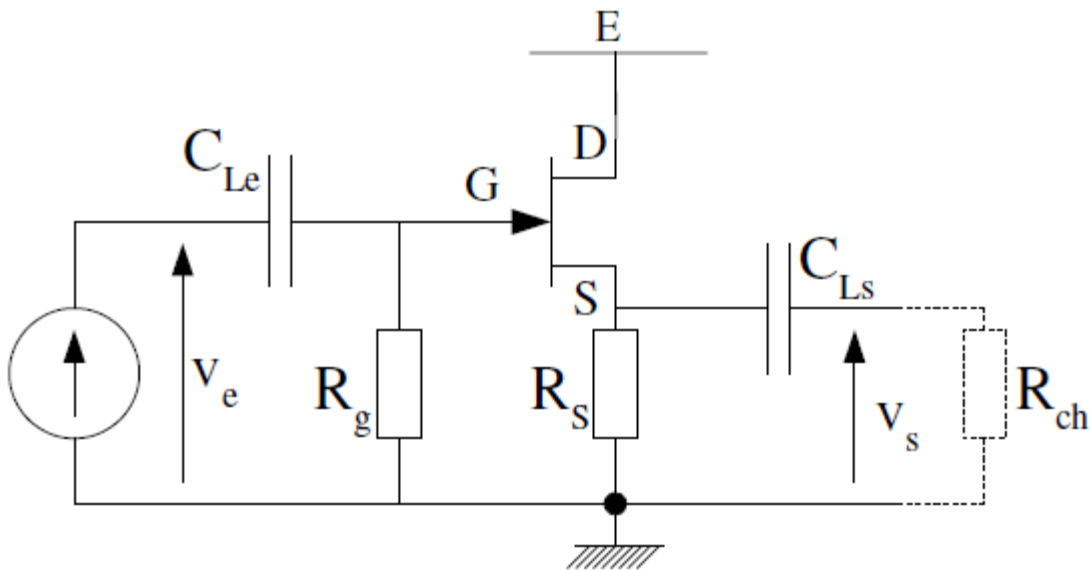
$$V_e = R_g \cdot i_e \Rightarrow \frac{V_e}{i_e} = R_g$$

3) Calcul de la résistance de sortie  $R_s = ?$

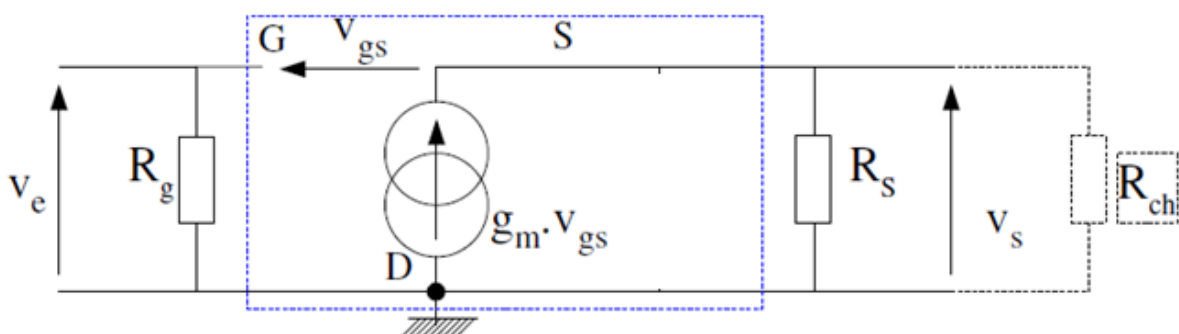
Méthode

- Enlever la charge  $R_L$
- Annuler le générateur d'entrée  $e_g$  (cc toutes les sources de tension)
- On applique à la place de  $R_L$  un générateur de tension
- $R_s = \frac{V_s}{i_s}$

### 5.2.2. Amplificateur FET à drain commun

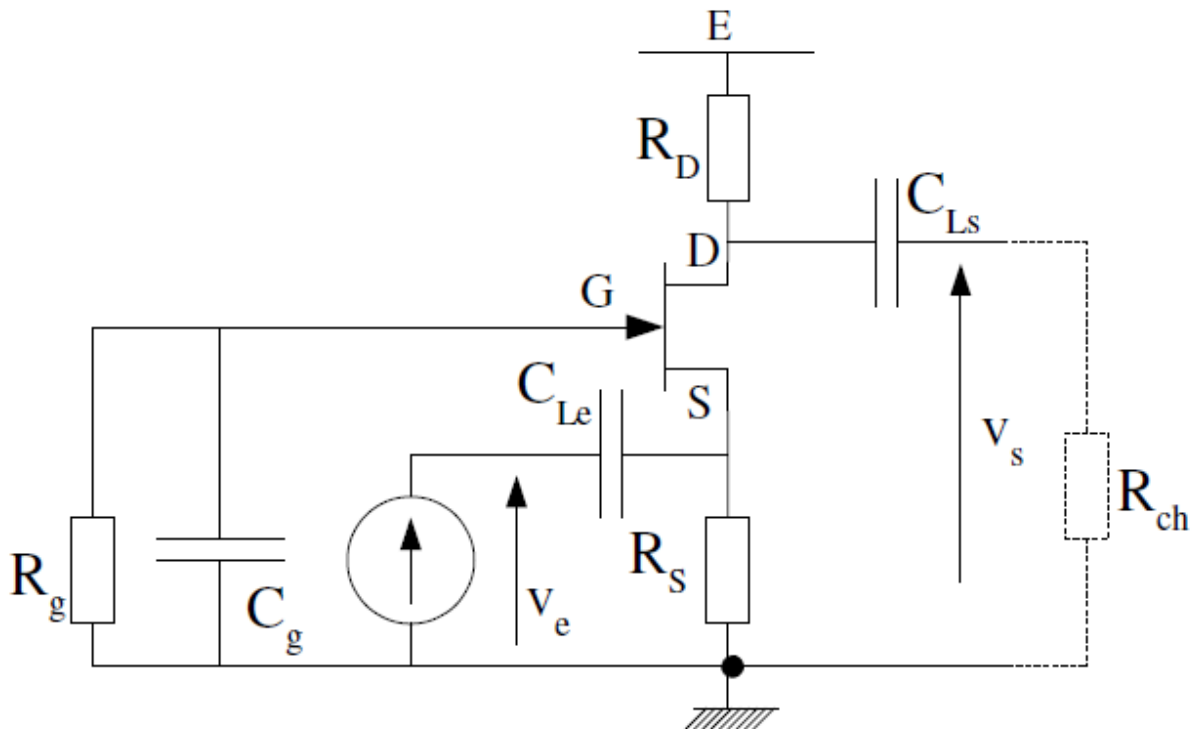


1) Le schéma équivalent en alternatif

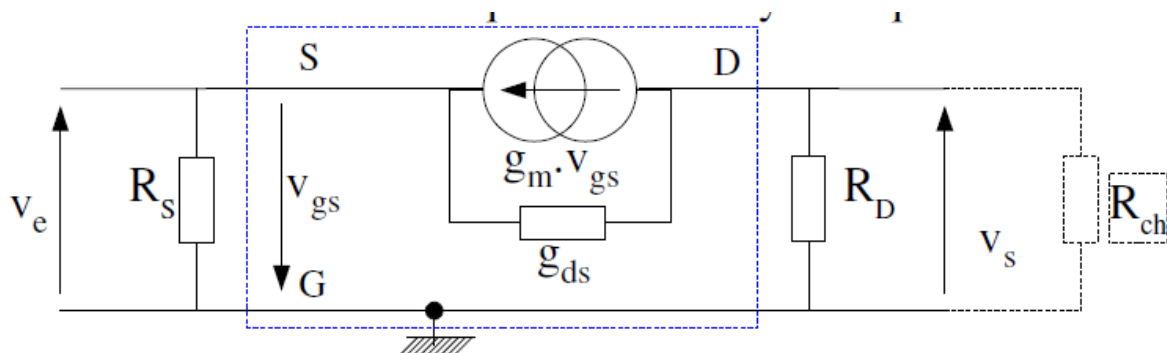


2. Travail demandé : Calculer  $A_v$ ,  $R_e$  et  $R_s$

### 5.2.3. Amplificateur FET à grille commune



1. Schéma équivalent en dynamique



2. Travail demandé : Calculer  $A_v$ ,  $R_e$  et  $R_s$

### 5.3. Droite de charge dynamique

Pour faire l'étude dynamique (en alternatif), on suppose que  $ID$  et  $VDS$  varient au cours du temps par rapport au point de repos choisis  $IDQ$  et  $VDSQ$  d'une certaine quantité  $\Delta ID = id$  et  $\Delta VDS = vds$

Donc :

$$ID = IDQ + \Delta ID = IDQ + id$$

$$VDS = VDSQ + \Delta VDS = VDSQ + vds$$

D'où on peut obtenir les variations des tensions et des courants :

$$i_d = I_D - I_{DQ}$$

$$v_{ds} = V_{DS} - V_{DSQ}$$

La droite de charge dynamique pour le montage source commune

$$V_e = V_{gs} \quad (1)$$

$$V_s = -r_d \cdot i_d$$

$$V_s = V_{ds}$$

$$\text{Donc } V_{ds} = -r_d \cdot i_d \quad (2)$$

On remplace l'expression 1 dans l'équation 2 on obtient :

$$V_{DS} - V_{DSQ} = -r_d(I_D - I_{DQ})$$

On tire le courant  $I_D$ , on obtient  $I_D = -\frac{V_{DS}}{r_d} + \frac{V_{DSQ}}{r_d} + I_{DQ}$  c'est une équation d'une droite de charge

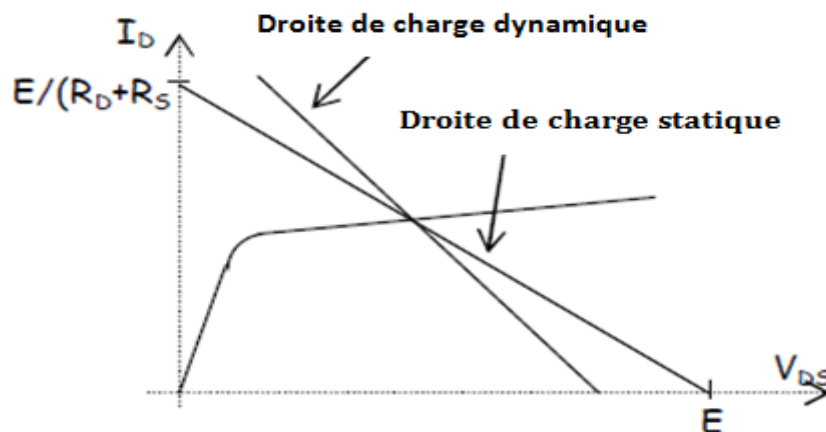
Pour tracer la droite on a besoin de deux points au minimum

#### Etude statique

$I_D$	0	$\frac{E}{R_S + R_D}$
$V_{DS}$	E	0

#### Etude dynamique

$I_D$	0	$\frac{V_{DSQ}}{r_d} + I_{DQ}$
$V_{DS}$	$V_{DSQ} + r_d I_{DQ}$	0



## 6. Transistor MOSFET

Le transistor à effet de champ MOS.FET (Metal Oxide Semiconductor) est différent du JFET par le fait que la grille est isolée du canal par une couche de bioxyde de Silicium ( $\text{SiO}_2$ ), au lieu d'être une jonction bloquée. Il est encore appelé FET à Grille isolé. Il ne possède pas de structure de jonction PN. On distingue deux types de transistors MOS:

- Le MOS à appauvrissement ou déplétion
- Le MOS à enrichissement

### 6.1. MOSFET à appauvrissement (D-MOSFET)

Un morceau de matériaux N avec une grille isolée à gauche et une région P à droite appelée le substrat. Les électrons allant de la source au drain doivent passer par le mince canal entre la grille et le substrat.

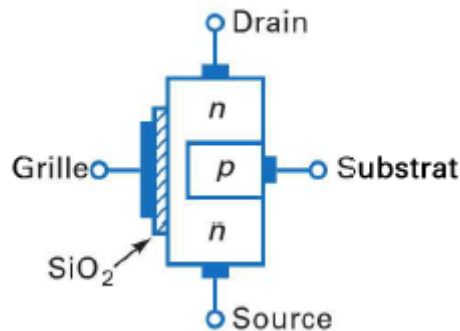


Figure 10 : Structure d'un E-MOSFET

Le MOSFET à canal N fonctionne en régime d'appauvrissement avec une tension négative appliquée entre la grille et la source, et en régime d'enrichissement lorsqu'on applique une tension positive entre la grille et la source.

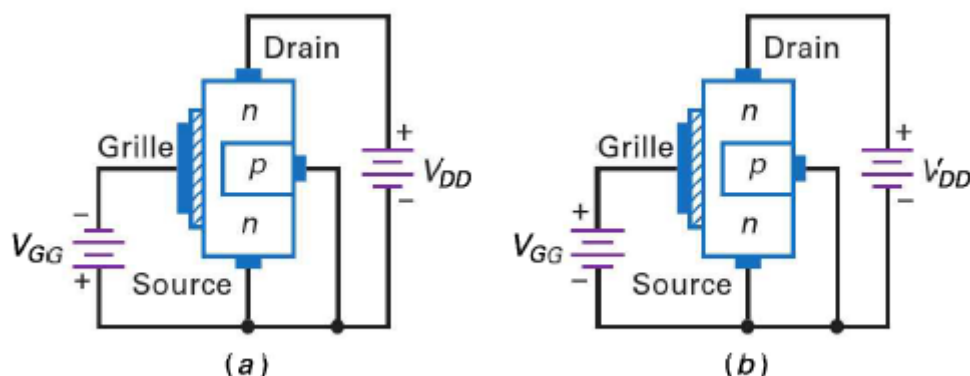


Figure 11 : Polarisation d'un D-MOSFET, a)  $V_{GG}$  positive, b)  $V_{GG}$  négative

### 6.1.1. Symboles du D-MOSFET



Figure 12 : Symboles de D-MOSFET : a) D-MOSFET à canal N, b) D-MOSFET à canal P

### 6.1.2. Caractéristiques statiques du D-MOSFET

Le D-MOSFET fonctionne en mode appauvrissement lorsque  $V_{GS}$  est négative, en mode enrichissement lorsque  $V_{GS}$  est positive.

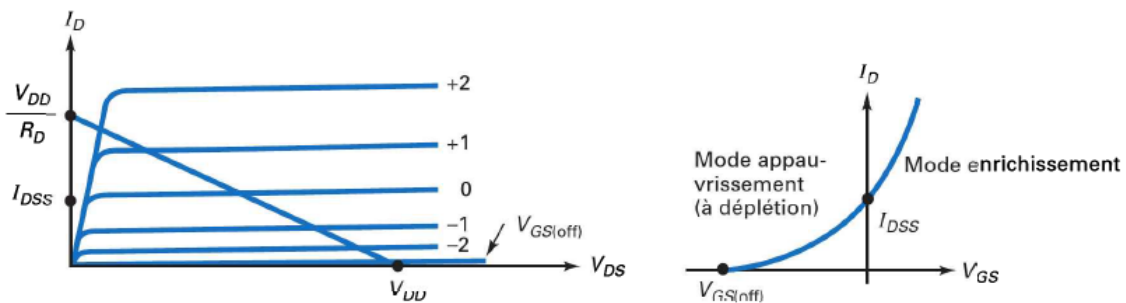


Figure 13 : Réseau de caractéristiques du transistor D-MOSFET à canal N

Les réseaux de caractéristiques des PMOS sont similaires, mais toutes les grandeurs sont négatives.

### 6.1.3. Polarisation du D-MOSFET

Les montages de polarisation utilisés pour les MOSFET sont similaires à ceux étudiés pour les JFETs. La seule différence est que les MOSFETs du type appauvrissement peuvent fonctionner avec des valeurs positives de  $V_{GS}$  et des valeurs  $I_D$  qui surpassent  $I_{DSS}$ .

## 6.2. MOSFET à enrichissement (E-MOSFET)

Dans ce cas le substrat p s'étend maintenant jusqu'au dioxyde de silicium. Il diffère du D-MOSFET puisqu'il ne possède pas du canal préalable, c'est la tension appliquée qui permet la création de ce canal. Ce type de transistor fonctionne seulement en régime d'enrichissement et ne possède pas du régime d'appauvrissement. La seule façon d'obtenir du courant est de mettre une tension positive sur la grille.

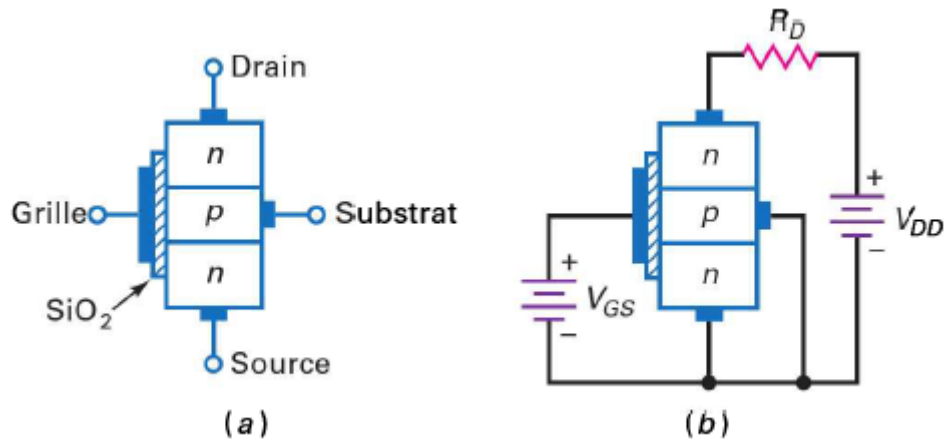


Figure 14 : E-MOSFET a) Structure, b) Polarisation

### 6.2.1. Symboles du E-MOSFET

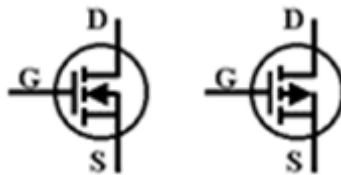


Figure 15 : Symboles de E-MOSFET : a) E-MOSFET à canal N, b) E-MOSFET à canal P

### 6.2.2. Caractéristiques statiques du E-MOSFET

La courbe de transfert des E-MOSFET (enrichissement) est très différente de celle des JFET ou de celle du type D-MOSFET.

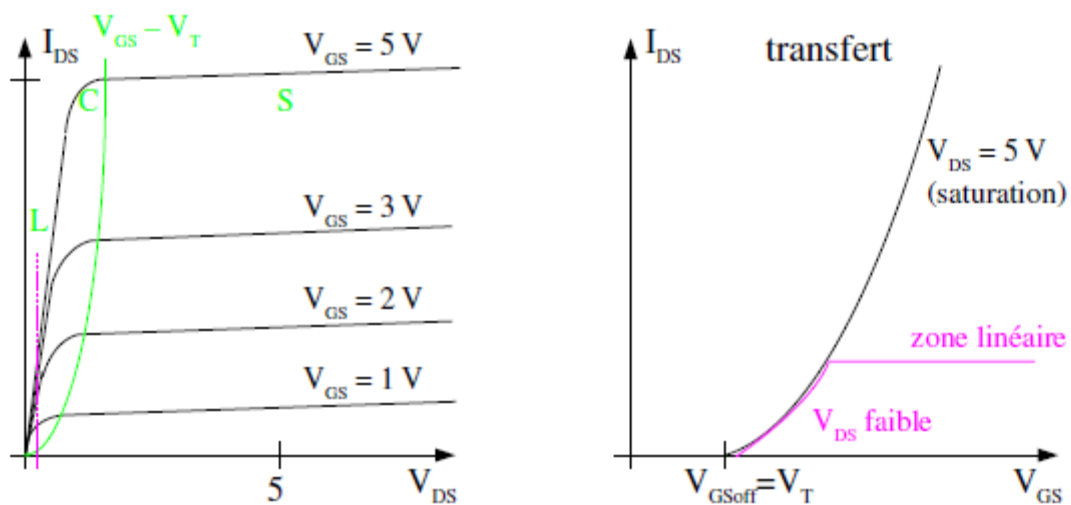


Figure 16 :

$V_{th}$  : tension de seuil , est une valeur donnée par le constructeur

Pour que le MOSFET à enrichissement conduise, il faut que  $V_{GS} > V_{th}$ .

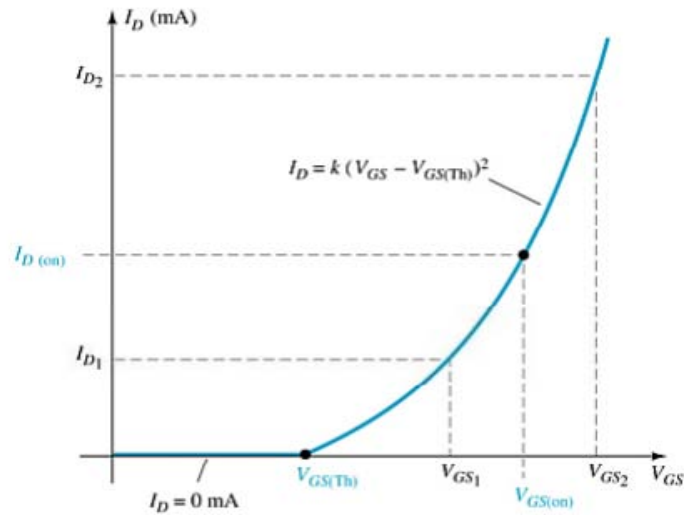


Figure 17 : Caractéristique de transfert E-MOSFET canal N

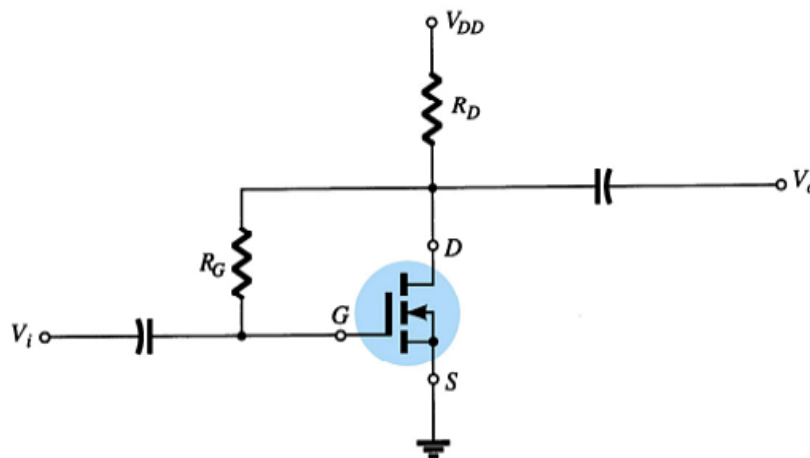
$$I_D = K(V_{GS} - V_{GS(th)})^2$$

$K$  : une constante caractéristique du composant E-MOSFET.

### 6.2.3. Circuits de polarisation

Consiste à fixer les valeurs des tensions  $V_{GS0}$ ,  $V_{DS0}$  et du courant  $I_{D0}$  pour l'utilisation du transistor en alternatif.

a) Polarisation par rétroaction



b) Polarisation par pont diviseur



